

ИНТЕГРАЛЬНЫЕ РАДИОЭЛЕКТРОННЫЕ УСТРОЙСТВА INTEGRATED RADIODEVICE

УДК 004.383

Построение миниатюрных бортовых информационно-управляющих систем и аппаратно-программных комплексов для их тестирования

A.L. Переверзев¹, A.N. Якунин¹, В.И. Янин²

¹*Национальный исследовательский университет «МИЭТ»*

²*АО «Завод «Компонент» (г. Москва)*

Concept of Building a Miniature Onboard Information-Control Systems and Hardware-Software Complexes for Testing

A.L.Pereverzev¹, A.N.Yakunin¹, V.I.Yanin²

¹*National Research University of Electronic Technology, Moscow*

²*Zavod «Komponent», Moscow*

Описана концепция сопряженного проектирования миниатюрных бортовых информационно-управляющих систем и аппаратно-программных комплексов для их тестирования, обеспечивающая сокращение времени на разработку и повышение степени интеграции. Показано, что эффект достигнут за счет участия разработчика радиоэлектронной аппаратуры в составлении технического задания на специализированные интегральные схемы, а также в самом процессе их разработки с учетом всех необходимых способов формирования тестовых воздействий и диагностики системы в целом.

Ключевые слова: проектирование; бортовые информационно-управляющие системы.

The concept of conjugate designing miniature onboard information-control systems and hardware-software complexes for their testing has been described. It has been shown that the effect is achieved due to participation of a developer of radioelectronic equipment in drafting the specification for ASICs as well as in the process of their development taking into account all the necessary methods of forming the test actions and diagnostics of the system as a whole.

Keywords: integrated information control systems; debugging and testing.

Введение. Одним из способов совершенствования массогабаритных и энергетических характеристик бортовых информационно-управляющих систем (ИУС), а также снижения их стоимости при крупном серийном производстве является повышение степени интеграции. Данный подход соответствует тенденции миниатюризации и широкого внедрения информационно-вычислительных систем в состав малогабаритных объектов управления. Однако в этом случае усложняется решение задачи тестирования и диагностики, поскольку с повышением степени интеграции ограничивается доступ к внутренним сигналам, что может препятствовать локализации отказавших узлов.

В настоящей работе рассматривается возможность сопряженного проектирования ИУС и аппаратно-программного комплекса для ее тестирования с учетом необходимости использования отечественной электронной компонентной базы. Предложенная концепция основана на построении миниатюрных ИУС с применением унифицированной в рамках определенного класса задач архитектуры и ее последующей реализации на основе программируемых, полузаказных и заказных интегральных схем (ИС), а также на параллельном выполнении ряда этапов проектирования системы и комплекса для ее тестирования.

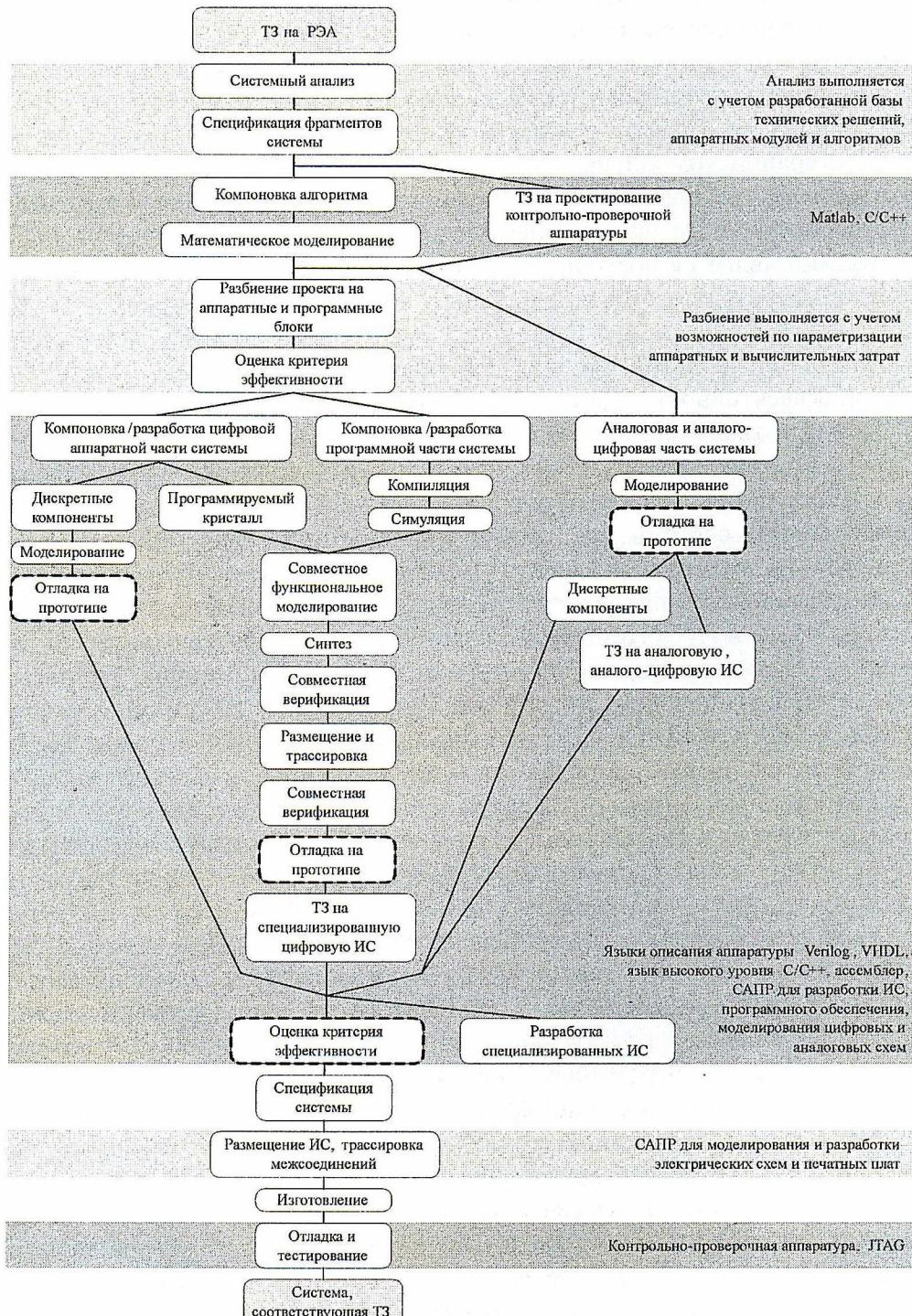
Сопряженное проектирование ИУС и аппаратно-программных комплексов для тестирования. Создание новой концептуальной модели проектируемой системы – процесс эвристический, который не может быть полностью formalизован. Однако можно выделить класс устройств, для которого накоплено достаточно знаний для формулирования требований к относительно простым, а также перспективным устройствам [1]. На основе этих требований и опыта разработки предлагается создать концептуальную модель, которая достаточно полно отражает особенности устройств данного класса, и на ее базе реализовать все последующие системы. В этом случае этап разработки концептуальной модели выполнен заранее и задачей разработчика новой системы является уточнение требований к отдельным подсистемам, выбор технических решений для их реализации и интеграция подсистем.

Основу предлагаемой концепции построения миниатюрных ИУС составляют:

- масштабируемая архитектура системы;
- совокупность требований к производительности, пропускной способности, точности вычислений и другим техническим параметрам подсистем;
- разделение общего алгоритма функционирования на фрагменты, безусловно подлежащие аппаратной или программной реализации, и фрагменты, допускающие оба варианта;
- библиотека алгоритмов и их платформонезависимых аппаратных и программных реализаций, содержащая модели, описанные на языке Matlab и С, HDL-описания, модели тестовых воздействий, информацию об аппаратных и вычислительных затратах, а также другие количественные характеристики, влияющие на оптимизацию системы;
- критерий эффективности, на основе которого выполняется оптимизация сочетания алгоритмов и их реализаций;
- методика сопряженного проектирования и сопряженной верификации на основе масштабируемой архитектуры и разработанной библиотеки;
- платформонезависимая структура цифровой части системы, которая обеспечивает реализацию на основе программируемых, полузаказных или заказных ИС.

Задача разработчика радиоэлектронной аппаратуры (РЭА) не только спроектировать саму аппаратуру и сформировать техническое задание на разработку специализированных ИС, но и принять непосредственное участие в разработке данных ИС. Проце-

дура сопряженного проектирования проиллюстрирована на рис.1. Первыми этапами являются системный анализ и составление спецификаций фрагментов системы. Данные операции выполняются при проектировании любой комплексной системы. Однако они подразумевают анализ технического задания (ТЗ) с учетом разработанной ранее библиотеки научно-технических решений, аппаратных модулей и алгоритмов.



Rис.1. Процедура сопряженного проектирования ИУС и контрольно-проверочной аппаратуры

Создание библиотеки базируется на систематическом повторном использовании входящих в нее компонентов, т.е. каждый цикл проектирования ИУС должен сокращать количество разрабатываемых заново блоков. Таким образом, этапы проектирования, которые обычно опираются на опыт разработчика, предельно формализованы: каждому классу задач, возникающим на борту объекта управления, поставлен в соответствие ограниченный набор моделей, алгоритмов и аппаратно-программных решений. Разработчик управляет вариантами сочетаний библиотечных компонентов, а также варьирует параметры каждого из них.

Первым шагом к получению адекватной модели системы является компоновка или интеграция общего алгоритма функционирования на уровне модели, описанной на языке Matlab или С/С++. По результатам моделирования может быть принято решение об очередной итерации компоновки системы либо о признании модели адекватной, т.е. соответствующей требованиям ТЗ. Итерационные процедуры не отмечены на общей процедуре сопряженного проектирования для упрощения. Итерационный подход при проектировании является нормой, и вероятность очередной итерации возникает после каждого анализа результатов моделирования, верификации или оценки каких-либо критериев.

Следующий шаг – разбиение проекта на аппаратные и программные блоки и оценка критерия эффективности. Данный этап опирается на опыт разработчика в меньшей степени, чем при традиционной процедуре проектирования, поскольку основная часть алгоритмов уже распределена между аппаратными и программными блоками. Тем не менее неудачное распределение оставшейся части алгоритмов может существенно снизить эффективность системы, поэтому после оценки критерия эффективности существует возможность повторить разбиение или откорректировать компоновку.

Этапы компоновки и/или разработки цифровой части на дискретных компонентах, а также аналоговой и аналого-цифровой частей системы практически не отличаются от аналогичных этапов при традиционной процедуре проектирования. Единственным отличием и основным правилом их выполнения является минимизация функционала и аппаратных затрат с целью повышения степени интеграции системы за счет максимальной концентрации функции в программируемом или разрабатываемом кристалле.

После компоновки аппаратной части проекта программируемого кристалла, компоновки, компиляции и симуляции программной части процедуры проектирования аппаратных и программных блоков объединяются, т.е. разработчик переходит непосредственно к процедурам сопряженного проектирования и совместной верификации. Данные процедуры состоят из функционального моделирования и последующих процедур синтеза, размещения и трассировки с сопутствующими процедурами верификации. Особенностями данного подхода, позволяющими сократить количество итераций проектирования, являются параллельная разработка и анализ совместного функционирования аппаратных и программных средств. Прототипирование интегрированных систем на базе программируемых кристаллов и применение процедуры сопряженного проектирования имеют существенные преимущества перед традиционными подходами: переход от одного способа реализации к другому, как правило, не требует конструктивной переработки, поскольку система конструктивно инвариантна к аппаратным и программным решениям. Эта особенность интегрированных систем на основе программируемых кристаллов также позволяет существенно сократить время проектирования, так как для повтора цикла сопряженного проектирования требуется меньше времени, чем для цикла конструктивной переработки системы.

Отметим, что при создании интегрированных информационно-вычислительных систем авторами применялись языки программирования высокого уровня, а именно С и Verilog-HDL, а также в отдельных случаях ассемблер. Для разработки синтезируемых описаний аппаратуры использовался второй уровень абстракции Verilog-HDL – уровень потока данных. Исследования показывают, что именно при таком уровне абстракции обеспечивается оптимальное сочетание эффективного синтеза схем, читаемости и легкости последующей модификации HDL-кода. Другой важной особенностью разработанных Verilog-описаний является их платформонезависимость, что позволяет строить системы на различной компонентной базе вплоть до базовых матричных кристаллов [2] и заказных ИС.

Оценка критерия эффективности после интеграции всех компонентов системы – необязательный этап (на рис.1 такие блоки выделены пунктиром), поскольку каждый компонент библиотеки, из которой компонуется система, содержит информацию об аппаратных и/или вычислительных затратах при выбранных параметрах и для получения оценки эффективности в большинстве случаев не надо проходить всю процедуру сопряженного проектирования.

После получения эффективной системы разработчик готовит спецификацию для разработки конструкторской части проекта. Этапы размещения интегральных схем, трассировки межсоединений, изготовления не претерпели изменений по сравнению с традиционной процедурой проектирования и выполняются аналогичным образом.

Внедрение предложенной концепции проектирования. Предложенные концепция и методика сопряженного проектирования миниатюрных ИУС применяются при проектировании и модернизации интегрированных ИУС для объектов как гражданского, так и специального назначения. Рассмотрим внедрение результатов работы в системы ближней радиолокации.

Ближняя радиолокация широко применяется в охранных системах, дальномерах, высотомерах, неконтактных датчиках цели [3], где требуется миниатюрная, надежная и относительно недорогая РЭА. Таким образом, задача разработки комплекта ИС, обеспечивающих реализацию электронных многофункциональных дальномеров, является актуальной.

Предлагаемый к разработке комплект специализированных ИС должен обеспечить построение РЭА данного класса различной сложности. Структура унифицированной ИУС многофункционального дальномера с непрерывной частотной модуляцией зондирующего сигнала состоит из приемопередающих антенн; СВЧ-приемопередатчика; НЧ-тракта; блока формирования сигнала управления ГУН и обработки информационного сигнала.



Рис.2. Внешний вид жестко-гибкой платы прототипа на основе импортной электронной компонентной базы

Предложенная концепция использована при создании прототипа электронного дальномера на основе импортной компонентной базы (рис.2). Устройство с учетом приемной и передающей антенн, выполненных по технологии печатного излучателя, представляет собой цилиндр диаметром 19 мм и высотой 17 мм, мощность потребления не превышает 2 Вт. Система обеспечивает обнаружение подстилающей поверхности в диапазоне высот 0–6 м и выдачу признака наличия по заранее установленному с дискретом 0,5 м порогу высоты.

Архитектура аппаратно-программного комплекса для тестирования. Узкая специализация задачи тестирования миниатюрных ИУС для объекта управления определенного класса предъявляет специфические требования к составу и параметрам контрольно-проверочной аппаратуры. Поэтому компоновка комплекса из готовых решений оказывается дорогостоящей и избыточной, при этом часто требуется и разработка новых модулей. С точки зрения оптимизации временных затрат на разработку контрольно-проверочной аппаратуры важнейшими свойствами перспективной архитектуры являются универсальность и масштабируемость в рамках задачи отладки и тестирования вычислительных устройств определенного класса.

На рис.3 представлена модульная архитектура аппаратно-программного комплекса для отладки и тестирования миниатюрных ИУС различного назначения. Аппаратную часть комплекса предлагается разделить на три части:

1) персональный компьютер, выполняющий функции управления, диалога с оператором, конечной обработки принятых данных, отображения и долговременного хранения информации;

2) универсальное решающее устройство, осуществляющее прием и выдачу анализируемых сигналов;

3) специализированная система ввода-вывода информации, учитывающая особенности конкретного тестируемого устройства путем формирования требуемых уровней тестовых воздействий и масштабирования выходных сигналов ИУС.

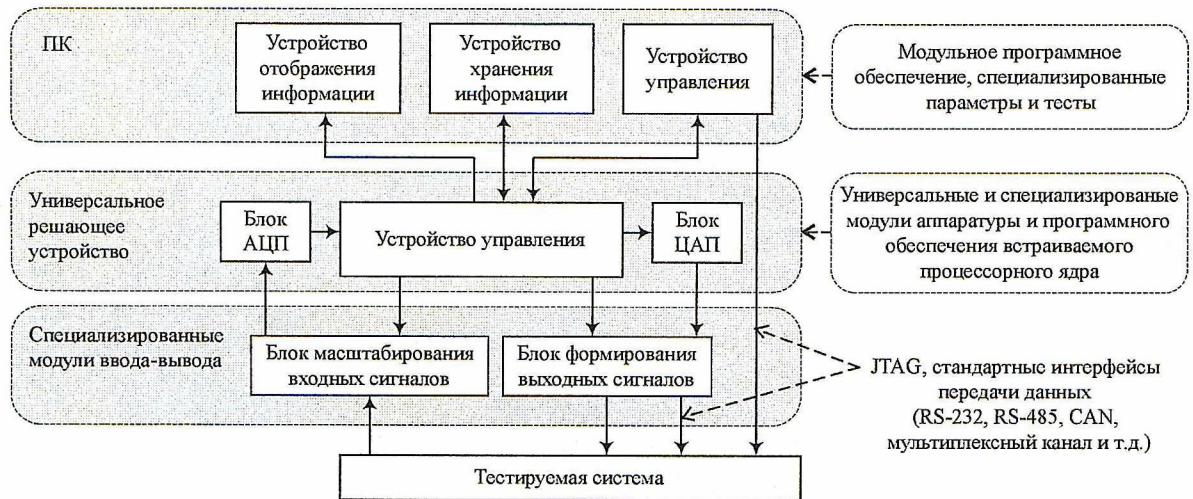


Рис.3. Модульная архитектура аппаратно-программного комплекса для отладки и тестирования миниатюрных ИУС

Применение персонального компьютера (ПК) для управления, отображения результатов диагностирования и долгосрочного хранения информации упрощает структуру, облегчает взаимодействие оператора с аппаратурой и уменьшает затраты на соз-

дание комплекса. Более того, один и тот же ПК можно использовать для работы с несколькими комплектами комплекса, что удобно при работе с большим числом тестируемых устройств. Помимо указанных задач на ПК возлагается основная нагрузка по реализации тестирования с помощью интерфейса JTAG [4]. При этом программное обеспечение реализует идентификацию JTAG-цепи с помощью BSDL-файлов, тестирование выбранных устройств с помощью пользовательских и стандартных команд и процедур, проверку сигнальных линий между ИС в контуре, исполнение SVF-файлов (Serial Vector Format).

Решающее устройство обеспечивает формирование тестовых воздействий, прием и обработку выходных сигналов ИУС. Данное устройство функционирует как под управлением ПК, так и под локальным управлением интегрированного процессора, за счет программного обеспечения которого реализуется адаптация устройства к задачам тестирования различных ИУС. Отметим, что производительность базового ПК практически не влияет на эффективность работы комплекса, поскольку алгоритмы обработки информации, рассчитанные на выполнение в реальном масштабе времени, реализуются на базе решающего устройства.

Сопряжение универсального решающего устройства с конкретным объектом тестирования осуществляется за счет модуля ввода-вывода. Данный модуль в основном содержит пассивные компоненты и выполняет функции имитации нагрузок, преобразования уровней и т.п.

Программное обеспечение контрольно-проверочной аппаратуры позволяет проводить тестирование ИУС как в автоматическом, так и в ручном режиме. В автоматическом режиме оператор задает параметры и запускает проверку. По окончании проверки формируется подробный отчет о выполненных тестах. В ручном режиме оператор может в реальном масштабе времени менять состояния управляющих сигналов, полетное задание и наблюдать результаты обработки их вычислителем. Специализация контрольно-проверочной аппаратуры на уровне программного обеспечения ПК, которое имеет модульную структуру, компонуется и настраивается в зависимости от конкретного применения.

Заключение. Задача разработки комплекса для отладки и тестирования очередного варианта ИУС сводится к коррекции программного обеспечения ПК и содержимого памяти решающего устройства, а также к разработке модулей ввода-вывода. Такой подход к построению комплексов для тестирования значительно сокращает время разработки и упрощает дальнейшее применение, поскольку не требуется изменения концептуальных или схемотехнических решений, выполнения разработки конструкции всего аппаратного комплекса и программного обеспечения. Более того, интерфейсная часть для взаимодействия с оператором уже хорошо знакома техникам, проводившим испытания предыдущих систем. При этом вводимая в РЭА на основе специализированных ИС избыточность направлена на решение задач тестирования и диагностики, а не на универсализации аппаратной платформы.

Модульная архитектура аппаратно-программного комплекса для отладки и тестирования применяется на предприятии АО «Завод «Компонент» (г. Москва) при серийном производстве нескольких специализированных бортовых вычислителей.

Литература

1. **Переверзев А.Л.** Концептуальная модель и методика проектирования интегрированных информационно-вычислительных систем на основе масштабируемой архитектуры // Оборонный комплекс – научно-техническому прогрессу России. – 2013. – № 1. – С. 33–38.
2. **Якунин А.Н., Денисов А.Н., Коняхин В.В., Бец В.П.** Разработка аппаратуры космического применения с использованием базовых матричных кристаллов // Вестник ФГУП «НПО им. С.А. Лавочкина». – 2012. – №5(16). – С. 67–72.
3. **Метельков П.В., Переверзев А.Л., Попов М.Г.** Алгоритм вторичной обработки информационного сигнала частотного радиолокационного высотомера специального назначения // Оборонный комплекс – научно-техническому прогрессу России. – 2013. – № 2. – С. 16–21.
4. **Беклемищев Д.Н., Переверзев А.Л., Твердунов Д.В.** Однокристальный вычислитель для беспилотного летательного аппарата // Изв. вузов. Электроника. – 2010. – № 6. – С. 33–38.

Статья поступила
25 декабря 2015 г.

Переверзев Алексей Леонидович – доктор технических наук, заведующий кафедрой вычислительной техники (ВТ) МИЭТ. *Область научных интересов:* цифровая обработка сигналов, проектирование специализированных информационно-управляющих систем. E-mail: pal@olvs.miee.ru

Якунин Алексей Николаевич – кандидат технических наук, доцент кафедры ВТ МИЭТ. *Область научных интересов:* специализированные вычислительные устройства, отказоустойчивые вычислительные системы, микропроцессорная техника в системах сбора и обработки данных.

Янин Владимир Иванович – генеральный директор АО «Завод «Компонент». *Область научных интересов:* контроль и диагностика специализированных информационно-управляющих систем.

Информация для читателей журнала «Известия высших учебных заведений. Электроника»

С тематическими указателями статей за 1996 - 2015 гг., аннотациями и содержанием последних номеров на русском и английском языках можно ознакомиться на нашем сайте:

<http://www.miet.ru>